

Ecole “Technologies émergentes pour les systèmes DAQ”



J.-P. Cachemiche
CPPM

Sommaire

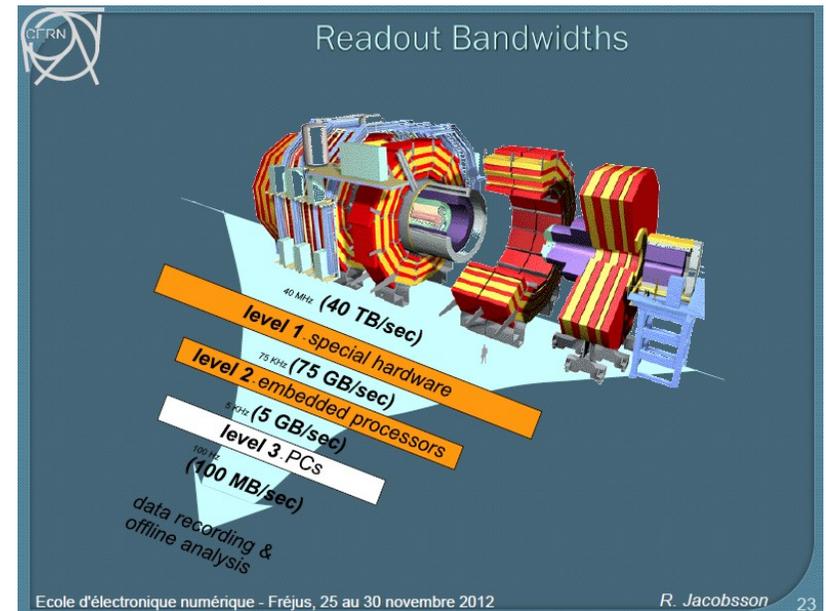
- **Motivation**
- **Agenda**



Thème de l'école

Système DAQ

- Transmission
- Synchronisation
- Réduction et traitement de données



Fil conducteur de l'école

- Suivre le trajet des données en partant des Front-Ends jusqu'au traitement final avant stockage

Motivations

Donner un éclairage sur des technologies émergentes ou mal connues réparties sur la chaîne d'acquisition de données

- Extraction de données au niveau des front-ends par radio transmission
- Techniques de transmission de données optroniques
- Distribution ultra précise du temps
- Couplage FPGA/CPU
- Langages de haut niveau
- Calcul GPU
- Deep learning et réseaux neuronaux
- Calcul many-cores
- Quantum computing (sous réserve)

Retours d'expérience

- Implémentation de réseaux neuronaux dans un FPGA pour Atlas
- Implémentation de calcul GPU dans un FPGA
- Mariage de différentes techniques de calcul pour HLT LHCb

Comprendre les avantages et limites de chacune de ces technologies pour notre domaine

Transmissions front ends

Extraction des données des détecteurs

- Actuellement entièrement filaire
- Exemple d'Atlas : Lecture de 80 millions de canaux
- Possibilité de transmissions radio ?
- Avantages : transparence de la machine

Présentation de Cedric Dehos et José Luis Gonzalez-Jimenez (CEA-LETI)

- Contexte et problématiques de l'export de données
- Schéma de principe du wireless readout, challenges associés
- Comparaison d'architectures de transceiver radiofréquence, compromis entre performances et complexité
- Avantages et spécificités des bandes de fréquences millimétriques
- Conception de circuits intégrés radiofréquence, antennes et boîtiers en bande millimétrique
- Guide d'onde plastique
- Exemple de réalisations, résultats de mesures
- Tests applicatifs, preuves de concept
- Axes de recherche et perspectives

Transmissions vers back-end

Écart croissant entre technologies de transmission commerciales et besoins HEP

- Marché : vitesse très élevée sur nombre de liens faible
- HEP : vitesse modérée sur grand nombre de liens

Contraintes spécifiques liées aux radiations sur les émetteurs

- Développement de circuit sur mesure
- Moins performants que solutions du commerce

Solutions ?

- Concentrateurs durcis
- Transmissions par multiplexage fréquentiel
- Silicon photonics

Présentations de François Vasey, Jan Troska (CERN) et Marc Schneider (KIT)

- Optical links and networks: state of the art (Francois)
 - Background: optics and optoelectronics
 - Technologies: short/long reach, point-to-point/point-to-multipoint, capacity scaling
- Implementing optical links in High Energy Physics (Jan)
 - VTRx generation for phase-1 upgrades
 - VTRx+ generation for phase-2 upgrades
 - Radiation hardness
- Emerging technologies: Silicon Photonics (Marc)

Interfaces back-end

Problématiques FPGA

- Couplage efficace FPGA/CPU
- Taille toujours croissante des FPGAs : langages de haut niveau

Présentations de Francisco Perez et Jean-Michel Vuillamy (Intel)

- CPU/FPGA Coupling (Jean-Michel Vuillamy)
 - The hardware - FPGA-based acceleration boards, qualified with OEM servers
 - The software - acceleration stack
 - The workloads
 - Brief overview of the tools & design flow to develop custom accelerators (more details will be provided during the second Intel's presentation)
 - Overview of ready-to-use workloads from Intel's ecosystems
- High Level Design Languages for FPGA (Francisco Perez)
 - Develop Accelerator Functional Units for FPGA cards
 - OpenCL – Heterogeneous computing dedicated to software programmer
 - Uses the C language for kernel design, and a host API for interaction with the host
 - How to create a FPGA accelerator to fit into an OpenCL compliant system
 - HLS – Use C/C++ programming to design RTL IP/components
 - How to design a block to fit into a traditional FPGA design

Distribution du temps

Comment distribuer des informations temporelles ultra précises

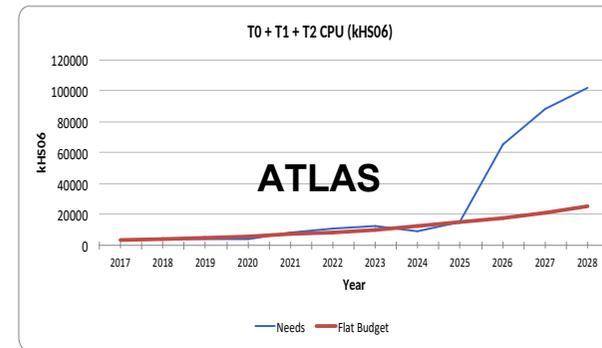
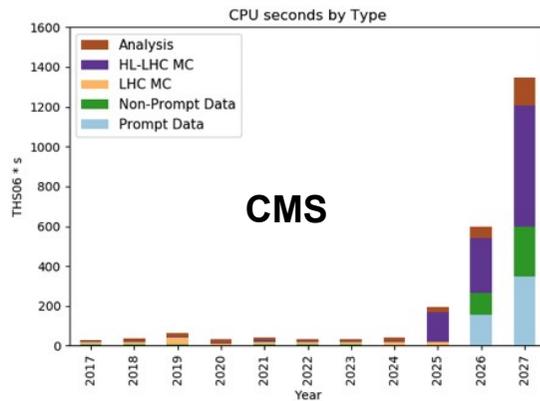
- Précisions possibles ?
- Techniques

Présentation de Paul-Eric Pottie (SYRTE)

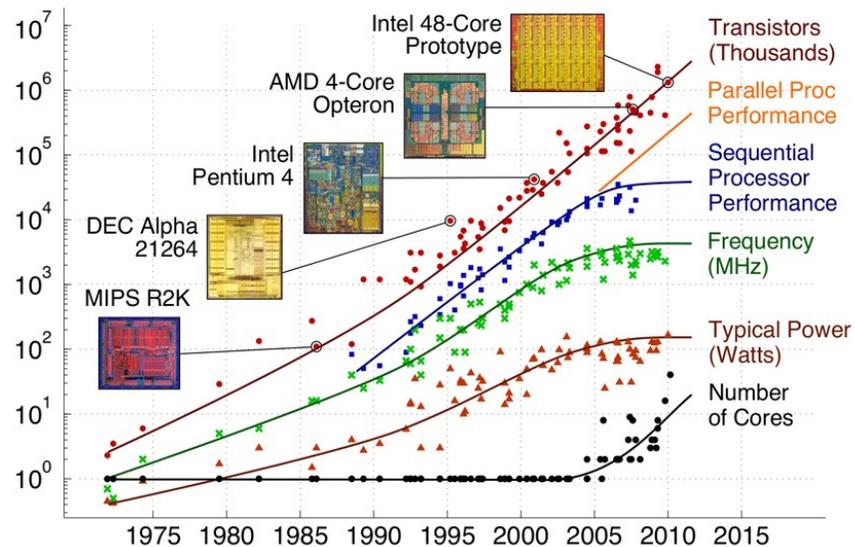
- Panorama des réalisations d'étalons de fréquence/horloges atomiques
- Instrumentations utilisées de nos jours dans les instituts nationaux de métrologie
- Transfert et de la dissémination de temps et de fréquence par GNSS
- Transmissions par fibre optique
- Méthodes disponibles, coûts, performances, facilités d'implémentation.

Traitement des données

Puissance de calcul nécessaire pour traiter les données dans les 10 années à venir



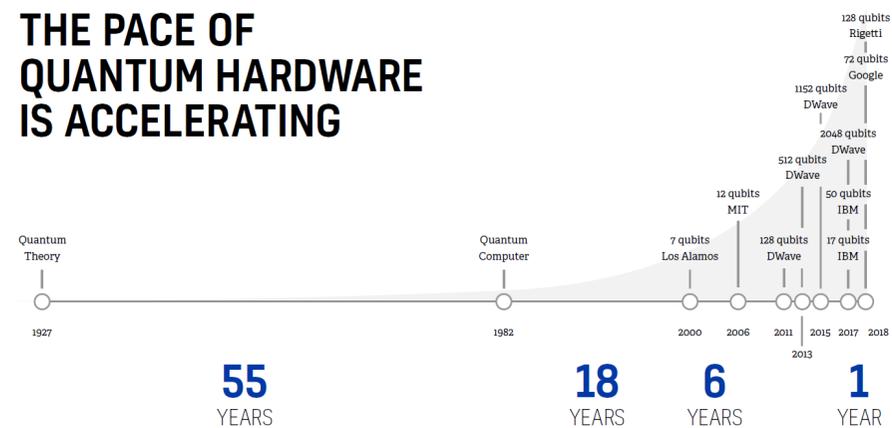
Fin de la loi de Moore



Traitement des données

Solutions basées sur un mélange de technologies

- Réseaux de neurones, deep learning
 - ➔ Présentation de Thierry Artières (Ecole Centrale)
- Calcul GPU
 - ➔ Présentation de Dominique Houzet (GIPSA-LAB)
- Calcul parallèle, technologies many-cores
 - ➔ Présentation de Benoit Dupont de Dinechin et Stéphane Gailhard (Kalray)
- Quantum computing



Retours d'expérience

Implémentation de réseaux neuronaux dans les FPGAs

→ Présentation de Maurizio Pierini (CERN)

Comparaison GPU/OpenCL sur FPGA

→ Présentation de Christian Faerber (Thalès)

Synthèse sur les méthodes de processing en ligne dans LHCb

→ Présentation de Vladimir Gligonov (LPNHE)

Agenda

Lundi 12 novembre	08:30	Présentation de l'école et logistique	Thierry Ollivier (FP IN2P3)	
	08:45	Objectifs de l'école et fil conducteur	Jean-Pierre Cachemiche (CPPM)	
	09:00	09:00	Transmissions radio Dans le Front-End	Cédric Dehos / José-Luis Gonzalez (CEA LETI)
	10:15	café		
	10:45	12:15	Transmissions radio Dans le Front-End	Cédric Dehos / José-Luis Gonzalez (CEA LETI)
	12:30	Déjeuner		
	15:00	16:00	Transmissions optoélectronique : principes et état de l'art	François Vasey / Jan Troska (CERN)
		café		
	16:30	17:30	Transmissions optoélectronique : principes et état de l'art	François Vasey / Jan Troska (CERN)
	17:30	A	Multiwave optical transmissions	Marc Schneider (Karlsruhe IT)
	18:30			
19:15	Apéritif			
20:00	Dîner			

Mardi 13 novembre	08:30	10:00	Distribution/transfert du temps	Paul-Eric Pottie (SYRTE)
		café		
	10:30	12:00	Distribution/transfert du temps	Paul-Eric Pottie (SYRTE)
	12:15	Déjeuner		
	15:00	16:30	Calcul sur GPU	Dominique Houzet (GIPSA-LAB)
		café		
	17:00	18:30	Calcul sur GPU	Dominique Houzet (GIPSA-LAB)
	20:00	Dîner		

Mercredi 14 novembre	08:30	10:00	Calcul parallèle	Benoit Dinechin (KALRAY)
		café		
	10:30	12:00	T.P. utilisation des calculateurs many-coeurs en acquisition de données	Stéphane Gailhard (KALRAY)
	12:15	Déjeuner		
	15:00	16:30	Couplage FPGA/CPU	Jean-Michel Vuillamy (INTEL)
		café		
	17:00	A	Langages de haut niveau	Francisco Pérez (INTEL)
	18:30			
	20:00	Dîner		

Jeudi 15 novembre	08:30	10:00	Deep learning	Thierry Artières (Ecole Centrale Marseille)
		café		
	10:30	12:15	Deep learning	Thierry Artières (Ecole Centrale Marseille)
	12:15	Déjeuner		
	15:00	A	Réseaux neuronaux dans des FPGAs	Maurizio Pierini (CERN)
	16:30			
		café		
	17:00	A	Sous réserve : session prospective "Ordinateurs du futur"	
	18:00			
	20:00	Dîner de l'école		

Vendredi 16 novembre	08:30	A	Comparaison GPU / OpenCL on FPGA	Christian Faerber (THALES)
	10:00		café	
	10:30	A	Synthèse sur les méthodes de processing en ligne	Vladimir Gligorov (LPNHE)
	11:45			
	11:45		Bilan de l'école et conclusions	Tous
	12:15			
	12:30	Déjeuner		
14:00		Départ des participants		